

**APPLICATION  
FOR  
UNITED STATES LETTERS PATENT**

**TITLE: TESTING APPARATUS**

**APPLICANT: Masashi MIYAZAKI  
Kenji INABA  
Toshiyuki MIURA**

**22511**  
PATENT TRADEMARK OFFICE

**"EXPRESS MAIL" Label No.: EV370765009US**

**Date of Deposit: February 17, 2004**

## 試験装置

### 発明の背景

#### 1. 発明の分野

- 5      本発明は、試験装置に関する。特に本発明は、異なる種類の試験モジュールが選択的に搭載される試験モジュールスロットを複数備える試験装置に関する。

#### 2. 関連技術の説明

- 被試験デバイスのアナログ試験を行う試験装置では、一の試験モジュールが
- 10    試験信号を発生して被試験デバイスに供給し、また他の試験モジュールが被試験デバイスの出力信号を測定することにより、被試験デバイスの試験を行う。そして、複数の試験モジュールのそれぞれを適切に動作させるために、複数の制御モジュールのそれぞれが複数のトリガ信号及び複数のクロック信号から、それぞれの試験モジュールの種別に応じたトリガ信号及びクロック信号を試験
- 15    プログラムに基づいて選択して試験モジュールに供給する。この制御モジュールの動作を実現させるため、試験プログラムの作成者は、制御モジュールに入力されるトリガ信号及びクロック信号、並びに制御モジュールから試験モジュールに出力されるトリガ信号及びクロック信号を任意に選択させるために、制御モジュールにおける入力と出力との接続を管理する管理テーブルを作成し、
- 20    また制御モジュールにおける入力と出力との接続を意識して、被試験デバイスを試験するための試験プログラムを作成している。

- 近年、被試験デバイスを試験するための異なる種類の試験信号をそれぞれ生成する異なる種類の試験モジュールが選択的に搭載される試験モジュールスロットを複数備える試験装置が開発されている。このような試験装置においては、
- 25    制御モジュールと試験モジュールとの接続関係が任意に変更されるため、試験モジュールが入れ替えられるたびに管理テーブルを作成し直さなければならず、また試験モジュールが入れ替えられるたびに試験モジュールの搭載位置に応じて試験プログラムを作成しなければならず、非常に面倒な試験のための準備過

程が必要であった。

## 発明の概要

- 5      本発明は、上記の課題を解決することができる試験装置を提供することを目的とする。この目的は請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

- 即ち、本発明の第1の形態によると、被試験デバイスを試験するための異なる種類の試験信号をそれぞれ生成する異なる種類の試験モジュールが選択的に
- 10   搭載される試験モジュールスロットを複数備える試験装置であって、複数の試験モジュールスロットのそれぞれに搭載された複数の試験モジュールの動作を制御するための制御信号を、複数の試験モジュールにそれぞれ供給する複数の制御モジュールと、複数の試験モジュールのうちの特定の試験モジュールに、特定の試験モジュールに応じた制御信号を与えるべく、制御モジュールに予め
- 15   設定すべきハードウェア設定情報を供給する設定情報供給手段と、特定の試験モジュールにイネーブル信号を生成させ、特定の試験モジュールに制御信号を供給する制御モジュールにイネーブル信号を供給させるイネーブル信号制御手段と、ハードウェア設定情報に基づいて、特定の試験モジュールからイネーブル信号を受け取った制御モジュールを、特定の試験モジュールに応じた制御信
- 20   号を特定の試験モジュールに供給させるべく設定させる設定手段とを備える。

- 制御モジュールは、複数の異なる種類の制御信号のそれぞれを入力する複数のインターフェースを有し、設定情報供給手段は、複数の制御信号のうちの特定の制御信号を選択し、複数のインターフェースのうちの特定の制御信号を制御モジュールに入力する特定のインターフェースを介して、制御モジュールに
- 25   ハードウェア設定情報を供給し、設定手段は、特定のインターフェースから制御モジュールに入力された制御信号を特定の試験モジュールに供給させるべく、制御モジュールを設定させてもよい。

制御モジュールは、複数のインターフェースのそれぞれが入力する複数の制

御信号から特定の試験モジュールに供給する制御信号を選択するマルチプレクサ回路と、特定の試験モジュールからイネーブル信号を受け取っている場合に、設定手段から供給される設定要求信号に基づいて、特定のインターフェースからハードウェア設定情報が入力されていることを示す情報を、マルチプレクサ回路による制御信号の選択を制御するセレクト信号として保持するフリップフロップ回路とをさらに有してもよい。

10 制御信号は、試験モジュールの動作を制御するトリガ信号であり、マルチプレクサ回路は、複数のインターフェースがそれぞれ入力する複数の種類の異なるトリガ信号から特定の試験モジュールに供給すべきトリガ信号を選択して供給してもよい。

制御信号は、試験モジュールの動作を制御するクロック信号であり、マルチプレクサ回路は、複数のインターフェースがそれぞれ入力する複数の種類の異なるクロック信号から特定の試験モジュールに供給すべきクロック信号を選択して供給してもよい。

15 制御モジュールは、複数のインターフェースのそれぞれが制御信号として入力する、試験モジュールの動作を制御する複数の異なる種類のトリガ信号から特定の試験モジュールに供給するトリガ信号を選択する第1マルチプレクサ回路と、特定の試験モジュールからイネーブル信号を受け取っている場合に、設定手段から供給される設定要求信号に基づいて、特定のインターフェースからハードウェア設定情報が入力されていることを示す情報を、第1マルチプレクサ回路によるトリガ信号の選択を制御するセレクト信号として保持する第1フリップフロップ回路と、複数のインターフェースのそれぞれが制御信号として入力する、試験モジュールの動作を制御する複数の異なる種類のクロック信号から特定の試験モジュールに供給するクロック信号を選択する第2マルチプレクサ回路と、特定の試験モジュールからイネーブル信号を受け取っている場合に、設定手段から供給される設定要求信号に基づいて、特定のインターフェースからハードウェア設定情報が入力されていることを示す情報を、第2マルチプレクサ回路によるクロック信号の選択を制御するセレクト信号として保持す

る第2フリップフロップ回路とをさらに有してもよい。

- 複数の試験モジュールのうちの第1試験モジュールの動作を制御する第1サイト制御装置と、複数の試験モジュールのうちの第2試験モジュールの動作を制御する第2サイト制御装置とをさらに備え、イネーブル信号制御手段は、第
- 5 1試験モジュールにイネーブル信号を生成させ、第1試験モジュールに制御信号を供給する複数の制御モジュールのうちの第1制御モジュールにイネーブル信号を供給させ、設定情報供給手段は、第1サイト制御装置の制御に基づいて生成された制御信号を第1制御モジュールに入力する第1インターフェースからハードウェア設定情報を供給し、設定手段は、第1インターフェースから第
- 10 1制御モジュールに入力された制御信号を、第1制御モジュールから第1試験モジュールに供給させるべく、第1制御モジュールを設定させ、また、イネーブル信号制御手段は、第2試験モジュールにイネーブル信号を生成させ、第2試験モジュールに制御信号を供給する複数の制御モジュールのうちの第2制御モジュールにイネーブル信号を供給させ、設定情報供給手段は、第2サイト制
- 15 御装置の制御に基づいて生成された制御信号を第2制御モジュールに入力する第2インターフェースからハードウェア設定情報を供給し、設定手段は、第2インターフェースから第2制御モジュールに入力された制御信号を第2試験モジュールに供給させるべく、第2制御モジュールを設定させてもよい。

- 当該試験装置は、複数の被試験デバイスを同時に試験し、イネーブル信号制
- 20 御手段は、複数の被試験デバイスのうちの第1被試験デバイスに試験信号を供給する、複数の試験モジュールのうちの第1試験モジュールにイネーブル信号を生成させ、第1試験モジュールに制御信号を供給する複数の制御モジュールのうちの第1制御モジュールにイネーブル信号を供給させ、設定情報供給手段は、第1被試験デバイスの試験を制御するための制御信号を第1制御モジュールに入力する第1インターフェースからハードウェア設定情報を供給し、設定
- 25 手段は、第1インターフェースから第1制御モジュールに入力された制御信号を第1試験モジュールに供給させるべく、第1制御モジュールを設定させ、また、イネーブル信号制御手段は、複数の被試験デバイスのうちの第2被試験デ

5      バイスに試験信号を供給する、複数の試験モジュールのうちの第2試験モジュールにイネーブル信号を生成させ、第2試験モジュールに制御信号を供給する複数の制御モジュールのうちの第2制御モジュールにイネーブル信号を供給させ、設定情報供給手段は、第2被試験デバイスの試験を制御するための制御信号を第2制御モジュールに入力する第2インターフェースからハードウェア設定情報を供給し、設定手段は、第2インターフェースから第2制御モジュールに入力された制御信号を第2試験モジュールに供給させるべく、第2制御モジュールを設定させてもよい。

10      複数の試験モジュールは、被試験デバイスのアナログ試験を行うアナログ測定モジュールであり、複数の制御モジュールは、複数のアナログ測定モジュールの動作を制御するための制御信号を、複数のアナログ測定モジュールにそれぞれ供給してもよい。

なお上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又発明となりうる。

15

#### 図面の簡単な説明

図1は、本発明の一実施形態に係る試験装置100の構成の一例を示す。

図2は、トリガ制御モジュール114aの構成の第1の例を示す。

20      図3は、トリガ制御モジュール114aの構成の第2の例を示す。

図4は、トリガ制御モジュール114aの構成の第3の例を示す。

#### 発明の詳細な説明

25      以下、発明の実施形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲に係る発明を限定するものではなく、また実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

図1は、本発明の一実施形態に係る試験装置100の構成の一例を示す。試

験装置１００は、制御装置群１０２、複数のトリガ信号ソース１０４ａ～１０４ｄ、複数のクロック信号ソース１０６ａ～１０６ｄ、アナログ同期制御部１０８、複数の試験モジュール１１８ａ～１１８ｃ、及び複数の試験モジュールスロット１２０ａ～１２０ｃを備える。

- ５ 制御装置群１０２は、統括制御装置１０１及び複数のサイト制御装置１０３ａ～１０３ｂを有する。また、アナログ同期制御部１０８は、トリガマトリックス１１０及びクロックマトリックス１１２を有する。トリガマトリックス１１０は、複数のトリガ制御モジュール１１４ａ～１１４ｃを含み、クロックマトリックス１１２は、複数のクロック制御モジュール１１６ａ～１１６ｃを含む。
- １０

- 試験装置１００は、試験信号を生成して被試験デバイス１５０ａ～１５０ｃに供給し、被試験デバイス１５０ａ～１５０ｃが試験信号に基づいて動作した結果出力する出力信号を測定し、測定結果に基づいて被試験デバイス１５０ａ～１５０ｃの良否を判断する。試験装置１００は、オープンアーキテクチャにより実現され、被試験デバイス１５０ａ～１５０ｃに試験信号を供給する試験モジュール１１８ａ～１１８ｃとして、オープンアーキテクチャに基づくモジュールを用いる。即ち、試験モジュールスロット１２０ａ～１２０ｃは、被試験デバイス１５０ａ～１５０ｃを試験するための異なる種類の試験信号をそれぞれ生成する異なる種類の試験モジュール１１８ａ～１１８ｃが選択的に搭載
- １５
- ２０
- ２５
- される。試験モジュール１１８ａ～１１８ｃは、例えば任意のアナログ波形を生成して被試験デバイス１５０ａ～１５０ｃに供給する任意波形整形器、任意波形整形器から供給されたアナログ波形に応じて被試験デバイス１５０ａ～１５０ｃが出力するアナログ波形を取り込み、アナログ波形の位相特性を試験する位相特性試験器等の被試験デバイス１５０ａ～１５０ｃのアナログ試験を行うアナログ測定モジュールである。

トリガ制御モジュール１１４ａ～１１４ｃ及びクロック制御モジュール１１６ａ～１１６ｃのそれぞれは、複数の試験モジュールスロット１２０ａ～１２０ｃのそれぞれに搭載された複数の試験モジュール１１８ａ～１１８ｃの動作

をそれぞれ制御するためのトリガ信号及びクロック信号を、複数の試験モジュール１１８ａ～１１８ｃにそれぞれ供給する。トリガ信号及びクロック信号は、本発明の制御信号の一例である。

トリガ制御モジュール１１４ａ～１１４ｃは、複数のトリガ信号ソース１０  
5 ４ａ～１０４ｄのそれぞれから供給された、複数の異なる種類のトリガ信号のそれぞれを入力する複数のインターフェースを有する。また、クロック制御モジュール１１６ａ～１１６ｃは、複数のクロック信号ソース１０６ａ～１０６  
１０ ４ｄのそれぞれから供給された、複数の異なる種類のクロック信号のそれぞれを入力する複数のインターフェースを有する。そして、トリガ制御モジュール１  
１４ａ～１１４ｃは、トリガ信号ソース１０４ａ～１０４ｄがそれぞれ発生す  
るトリガ信号を受け取り、制御装置群１０２の制御に基づいて、トリガ信号ソ  
ース１０４ａ～１０４ｄのいずれかが発生したトリガ信号を選択して試験モジ  
ュール１１８ａ～１１８ｃにそれぞれ供給する。また、クロック制御モジュール  
１１６ａ～１１６ｃは、クロック信号ソース１０６ａ～１０６ｄがそれぞれ  
15 発生するクロック信号を受け取り、制御装置群１０２の制御に基づいて、クロ  
ック信号ソース１０６ａ～１０６ｄのいずれかが発生したクロック信号を選択  
して試験モジュール１１８ａ～１１８ｃにそれぞれ供給する。ここで、トリガ  
信号ソース１０４ａ～１０４ｄ及びクロック信号ソース１０６ａ～１０６ｄは、  
例えばデジタル同期制御部、パフォーマンスボード等である。また、試験モジ  
20 ュール１１８ａ～１１８ｃ、トリガ制御モジュール１１４ａ～１１４ｃ、又は  
クロック制御モジュール１１６ａ～１１６ｃが、トリガ信号ソース１０４ａ～  
１０４ｄ又はクロック信号ソース１０６ａ～１０６ｄとして機能してもよい。

統括制御装置１０１は、試験装置１００が被試験デバイス１５０ａ～１５０  
ｃの試験に用いる試験制御プログラム、試験プログラム、及び試験データ等を  
25 外部のネットワーク等を介して取得して格納する。サイト制御装置１０３ａ～  
１０３ｂは、本発明に係る設定情報供給手段、イネーブル信号制御手段、及び  
設定手段としての機能を備え、複数の試験モジュール１１８ａ～１１８ｃを制  
御し、複数の被試験デバイス１５０ａ～１５０ｃのそれぞれを並行して同時に



- 試験する。サイト制御装置 103 a ~ 103 b と試験モジュール 118 a ~ 118 c との接続関係は、被試験デバイス 150 a ~ 150 c のピンの数、パフォーマンスボードの配線の形態、試験モジュール 118 a ~ 118 c の種類等に応じて切り換えられ、サイト制御装置 103 a ~ 103 b は、複数の被試験
- 5 デバイス 150 a ~ 150 c を並行して試験する。また、サイト制御装置 103 a ~ 103 b は、被試験デバイス 150 a ~ 150 c の性能に応じて異なる試験シーケンスを実行する。例えば、サイト制御装置 103 a は、複数の試験モジュール 118 a ~ 118 c のうちの試験モジュール 118 a を含む複数の試験モジュールの動作を制御し、サイト制御装置 103 b は、複数の試験モジ
- 10 ュール 118 a ~ 118 c のうちの試験モジュール 118 b を含む複数の試験モジュールの動作を制御する。即ち、サイト制御装置 103 a ~ 103 b のそれぞれは、複数の試験モジュール 118 a ~ 118 c を、サイト制御装置 103 a ~ 103 b の数のサイトに分割し、それぞれのサイトに含まれる試験モジュールの動作を制御する。
- 15 サイト制御装置 103 a ~ 103 b は、統括制御装置 101 から試験制御プログラムを取得して実行する。次に、サイト制御装置 103 a ~ 103 b は、試験制御プログラムに基づいて、被試験デバイス 150 a ~ 150 c の試験に用いる試験プログラム及び試験データを統括制御装置 101 から取得し、被試験デバイス 150 a ~ 150 c のそれぞれの試験に用いる試験モジュール 11
- 20 8 a ~ 118 c に供給させる。次に、サイト制御装置 103 a ~ 103 b は、複数のトリガ信号ソース 104 a ~ 104 d が発生するトリガ信号、及び複数のクロック信号ソース 106 a ~ 106 d が発生するクロック信号を試験モジュール 118 a ~ 118 c に供給することにより、試験プログラム及び試験データに基づく試験の開始を試験モジュール 118 a ~ 118 c に指示する。そ
- 25 して、サイト制御装置 103 a ~ 103 b は、試験が終了したことを示す割込み等を例えば試験モジュール 118 a ~ 118 c から受け取り、統括制御装置 101 に通知する。

ここで、本実施形態に係るトリガ制御モジュール 114 a ~ 114 c 及びク

ロック制御モジュール１１６ a～１１６ cのそれぞれは、被試験デバイス１５  
０ a～１５０ cの試験が開始される前に、予めハードウェアにより設定され、  
複数のトリガ信号ソース１０４ a～１０４ d又は複数のクロック信号ソース１  
０６ a～１０６ dが発生する複数のトリガ信号又は複数のクロック信号のうち  
5 のいずれを選択して出力するかが決定される。

サイト制御装置１０３ aは、本発明の設定情報供給手段として機能し、複数の  
の試験モジュール１１８ a～１１８ cのうちの特定の試験モジュール１１８ a  
に、特定の試験モジュール１１８ aに応じたトリガ信号及びクロック信号を与  
えるべく、トリガ制御モジュール１１４ a及びクロック制御モジュール１１６  
10 aに予め設定すべきハードウェア設定情報を供給する。具体的には、複数のトリ  
ガ信号ソース１０４ a～１０４ dのいずれか１つからトリガ制御モジュール  
１１４ aに、ハードウェア設定情報の一例であるステータス信号を供給させ、  
またクロック信号ソース１０６ a～１０６ dのいずれか１つからクロック制御  
モジュール１１６ aに、ハードウェア設定情報の一例であるステータス信号を  
15 供給させる。

即ち、複数のトリガ信号ソース１０４ a～１０４ dがそれぞれ発生する複数の  
のトリガ信号のうちの特定のトリガ信号を選択し、トリガ制御モジュール１１  
４ aが有する複数のインターフェースのうちの特定のトリガ信号をトリガ制御  
モジュール１１４ aに入力する特定のインターフェースを介して、トリガ制御  
20 モジュール１１４ aにステータス信号を供給し、複数のクロック信号ソース１  
０６ a～１０６ dがそれぞれ発生する複数のクロック信号のうちの特定のクロ  
ック信号を選択し、クロック制御モジュール１１６ aが有する複数のインター  
フェースのうちの特定のクロック信号をクロック制御モジュール１１６ aに入  
力する特定のインターフェースを介して、クロック制御モジュール１１６ aに  
25 ステータス信号を供給する。

次に、サイト制御装置１０３ aは、本発明のイネーブル信号制御手段として  
機能し、システムコントロールバスを介してイネーブル信号発生要求を試験モ  
ジュール１１８ aに供給し、特定の試験モジュール１１８ aにイネーブル信号

を生成させ、特定の試験モジュール１１８ aにトリガ信号及びクロック信号を供給するトリガ制御モジュール１１４ a及びクロック制御モジュール１１６ aにイネーブル信号を供給させる。

- 5       そして、サイト制御装置１０３ aは、本発明の設定手段として機能し、ハードウェア設定情報に基づいて、特定の試験モジュール１１８ aからイネーブル信号を受け取ったトリガ制御モジュール１１４ a及びクロック制御モジュール１１６ aを、特定の試験モジュール１１８ aに応じたトリガ信号及びクロック信号を特定の試験モジュール１１８ aに供給させるべく設定させる。具体的には、システムコントロールバスを介して設定要求信号をトリガ制御モジュール
- 10      １１４ aに供給し、特定のインターフェースからトリガ制御モジュール１１４ aに入力されたトリガ信号を特定の試験モジュール１１８ aに供給させるべく、トリガ制御モジュール１１４ aのハードウェアを設定させる。また、システムコントロールバスを介して設定要求信号をクロック制御モジュール１１６ aに供給し、特定のインターフェースからクロック制御モジュール１１６ aに入力
- 15      されたクロック信号を特定の試験モジュール１１８ aに供給させるべく、クロック制御モジュール１１６ aのハードウェアを設定させる。

- 以上のように、トリガ信号ソース１０４ a～１０４ dからトリガ制御モジュール１１４ a～１１４ cにステータス信号を供給させ、クロック信号ソース１０６ a～１０６ dからクロック制御モジュール１１６ a～１１６ cにステータス信号を供給させ、また、試験モジュール１１８ a～１１８ cからトリガ制御モジュール１１４ a～１１４ c及びクロック制御モジュール１１６ a～１１６ cにイネーブル信号を供給させることにより、被試験デバイス１５０ a～１５０ cの試験を開始する直前に、トリガマトリックス１１０及びクロックマトリックス１１２のトリガ制御モジュール１１４ a～１１４ c及びクロック制御モジュール１１６ a～１１６ cにおける入力と出力との接続関係を設定することができる。そのため、オープンアーキテクチャにより実現された試験装置１０
- 20      ０において試験モジュールスロット１２０ a～１２０ cに搭載される試験モジュール１１８ a～１１８ cが任意に入れ替えられる場合であっても、トリガ制

御モジュール 1 1 4 a ~ 1 1 4 c 及びクロック制御モジュール 1 1 6 a ~ 1 1 6 c における入力と出力との接続を管理する管理テーブルを作成する必要がなく、また試験モジュール 1 1 8 a ~ 1 1 8 c の搭載位置に応じて試験プログラムを作成する必要もない。したがって、被試験デバイス 1 5 0 a ~ 1 5 0 c の

5 試験を迅速に開始することができ、被試験デバイス 1 5 0 a ~ 1 5 0 c の試験に要する時間を短縮することができる。

図 2 は、本実施形態に係るトリガ制御モジュール 1 1 4 a の構成の第 1 の例を示す。本例に係るトリガ制御モジュール 1 1 4 a は、マルチプレクサ回路 2 0 0、プライオリティエンコーダ 2 0 2、及びフリップフロップ回路 2 0 4 を

10 有する。本例に係るトリガ制御モジュール 1 1 4 a は、フリップフロップ回路 2 0 4 が保持するステータス情報により被試験デバイス 1 5 0 a ~ 1 5 0 c に応じたトリガ信号の試験モジュール 1 1 8 a の供給を制御する。

まず、被試験デバイス 1 5 0 a ~ 1 5 0 c の試験が開始される前におけるトリガ制御モジュール 1 1 4 a のハードウェア設定について説明する。制御装置

15 群 1 0 2 の命令に基づいてトリガ信号ソース 1 0 4 a ~ 1 0 4 d の少なくとも 1 つによってステータス信号がトリガ制御モジュール 1 1 4 a に供給されると、プライオリティエンコーダ 2 0 2 は、複数のトリガ信号ソース 1 0 4 a ~ 1 0 4 d から複数のインターフェースを介して供給された信号を取り込み、トリガ信号ソース 1 0 4 a ~ 1 0 4 d のうちのいずれがステータス信号を供給している

20 かを示すステータス情報を算出してフリップフロップ回路 2 0 4 に供給する。また、制御装置群 1 0 2 の命令に基づいて試験モジュール 1 1 8 a によってイネーブル信号がフリップフロップ回路 2 0 4 に供給され、制御装置群 1 0 2 からフリップフロップ回路 2 0 4 に設定要求信号が供給されると、フリップフロップ回路 2 0 4 は、設定要求信号に基づいて、設定要求信号が供給されたときに

25 プライオリティエンコーダ 2 0 2 から供給されているステータス情報を、マルチプレクサ回路 2 0 0 による制御信号の選択を制御するセレクト信号として保持する。これにより、トリガ制御モジュール 1 1 4 a のハードウェア設定がなされ、入力と出力との接続が決定される。

次に、被試験デバイス 150 a～150 c の試験動作中におけるトリガ制御モジュール 114 a の動作について説明する。フリップフロップ回路 204 は、上述のように試験開始前に保持したステータス情報をセレクト信号としてマルチプレクサ回路 200 に供給する。そして、マルチプレクサ回路 200 は、制御装置群 102 の命令に基づいてトリガ信号ソース 104 a～104 d が発生したトリガ信号がトリガ制御モジュール 114 a に複数のインターフェースを介して供給された場合に、フリップフロップ回路 204 から供給されたセレクト信号に基づいて、複数のインターフェースのそれぞれが入力する複数のトリガ信号から特定の試験モジュール 118 a に供給するトリガ信号を選択し、試験モジュール 118 a に供給する。

なお、トリガ制御モジュール 114 b～114 c は、上述したトリガ制御モジュール 114 a と同一の構成及び機能を有する。また、クロック制御モジュール 116 a～116 c は、トリガ信号とクロック信号との違いを除き、上述したトリガ制御モジュール 114 a と同一の構成及び機能を有する。即ち、クロック制御モジュール 116 a～116 c は、マルチプレクサ回路 200、プライオリティエンコーダ 202、及びフリップフロップ回路 204 と同一の構成及び機能を有するマルチプレクサ回路、プライオリティエンコーダ、及びフリップフロップ回路を有する。

本例によるトリガ制御モジュール 114 a によれば、被試験デバイス 150 a～150 c の試験開始前に、プライオリティエンコーダ 202 にステータス情報を生成させてフリップフロップ回路 204 にセレクト信号として保持させることによりトリガ制御モジュール 114 a～114 c 及びクロック制御モジュール 116 a～116 c のハードウェア設定を行い、試験モジュール 118 a～118 c に応じたトリガ信号ソース 104 a～104 d 及びクロック信号ソース 106 a～106 d を適切に選択させて試験動作を行うことができる。

図 3 は、本実施形態に係るトリガ制御モジュール 114 a の構成の第 2 の例を示す。本例に係るトリガ制御モジュール 114 a を有する試験装置 100 においては、サイト制御装置 103 a は、被試験デバイス 150 a に試験信号を

供給する試験モジュール 118 a にイネーブル信号を生成させ、試験モジュール 118 a にトリガ信号を供給するトリガ制御モジュール 114 a にイネーブル信号を供給させる。そして、サイト制御装置 103 a は、被試験デバイス 150 a の試験を制御するためのトリガ信号をトリガ制御モジュール 114 a に

5 入力する第 1 インターフェースからハードウェア設定情報を供給する。そして、サイト制御装置 103 a は、第 1 インターフェースからトリガ制御モジュール 114 a に入力されたトリガ信号を試験モジュール 118 a に供給させるべく、トリガ制御モジュール 114 a を設定させる。また、サイト制御装置 103 a は、被試験デバイス 150 b に試験信号を供給する試験モジュール 118 b に

10 イネーブル信号を生成させ、試験モジュール 118 b にトリガ信号を供給するトリガ制御モジュール 114 b にイネーブル信号を供給させる。そして、サイト制御装置 103 a は、被試験デバイス 150 b の試験を制御するためのトリガ信号をトリガ制御モジュール 114 b に入力する第 2 インターフェースからハードウェア設定情報を供給する。そして、サイト制御装置 103 a は、第 2

15 インターフェースからトリガ制御モジュール 114 b に入力されたトリガ信号をトリガ試験モジュール 118 b に供給させるべく、トリガ制御モジュール 114 b を設定させる。

即ち、本例に係るトリガ制御モジュール 114 a は、マルチプレクサ回路 300、プライオリティエンコーダ 302、フリップフロップ回路 304、フリップフロップ回路 306、及び複数の論理積回路 308 a ~ 308 d を有する。

20 そして、本例に係るトリガ制御モジュール 114 a は、フリップフロップ回路 306 が保持するステータス情報により被試験デバイス 150 a ~ 150 c の種類に応じた種類のトリガ信号の試験モジュール 118 a への供給が制御され、フリップフロップ回路 304 が保持するステータス情報によりさらに試験モジュール 118 a ~ 118 c に応じたトリガ信号の試験モジュール 118 a への

25 供給が制御される。

まず、被試験デバイス 150 a ~ 150 c の試験が開始される前におけるトリガ制御モジュール 114 a のハードウェア設定について説明する。制御装置

- 群 102 の命令に基づいてトリガ信号ソース 104 a ~ 104 d の少なくとも 1 つによって、試験モジュール 118 a の試験対象である被試験デバイス 150 a の種類に応じたステータス信号がトリガ制御モジュール 114 a に供給されると、フリップフロップ回路 306 に入力される。また、制御装置群 102
- 5 の命令に基づいて試験モジュール 118 a によってイネーブル信号がフリップフロップ回路 306 に供給され、制御装置群 102 からフリップフロップ回路 306 に設定要求信号が供給されると、フリップフロップ回路 306 は、設定要求信号に基づいて、設定要求信号が供給されたときに複数のトリガ信号ソース 104 a ~ 104 d から供給されている信号を、被試験デバイス 150 a の
- 10 種類に応じたトリガ信号の選択情報であるステータス情報として保持する。
- そして、制御装置群 102 の命令に基づいてトリガ信号ソース 104 a ~ 104 d の少なくとも 1 つによって、試験モジュール 118 a に応じたステータス信号がトリガ制御モジュール 114 a に供給されると、複数の論理積回路 308 a ~ 308 d に入力される。また、フリップフロップ回路 306 は、制御
- 15 装置群 102 から供給される設定要求信号に基づいて、保持しているステータス情報を出力して複数の論理積回路 308 a ~ 308 d に入力する。複数の論理積回路 308 a ~ 308 d のそれぞれは、複数のトリガ信号ソース 104 a ~ 104 d から供給されている信号のそれぞれと、フリップフロップ回路 306 から入力されるステータス情報とを論理積演算し、プライオリティエンコーダ 302 に供給する。即ち、論理積回路 308 a ~ 308 d は、被試験デバイス 150 a の種類に応じてトリガ制御モジュール 114 a に供給される複数のステータス信号と、被試験デバイス 150 a に応じてトリガ制御モジュール 114 a に供給される複数のステータス信号とを論理積演算してプライオリティエンコーダ 302 に供給する。
- 20
- 25 そして、プライオリティエンコーダ 302 は、論理積回路 308 a ~ 308 d から供給されたステータス信号の演算結果を取り込み、トリガ信号ソース 104 a ~ 104 d のうちのいずれが、被試験デバイス 150 a の種類に応じたステータス信号及び試験モジュール 118 a に応じたステータス信号を供給し

- ているかを示すステータス情報を算出してフリップフロップ回路 304 に供給する。そして、制御装置群 102 の命令に基づいて試験モジュール 118 a によってイネーブル信号がフリップフロップ回路 304 に供給され、制御装置群 102 からフリップフロップ回路 304 に設定要求信号が供給されると、フリップフロップ回路 304 は、設定要求信号に基づいて、設定要求信号が供給されたときにプライオリティエンコーダ 302 から供給されているステータス情報を、マルチプレクサ回路 300 による制御信号の選択を制御するセレクト信号として保持する。これにより、トリガ制御モジュール 114 a のハードウェア設定がなされ、入力と出力との接続が決定される。
- 10 次に、被試験デバイス 150 a ～ 150 c の試験動作中におけるトリガ制御モジュール 114 a の動作について説明する。フリップフロップ回路 304 は、上述のように試験開始前に保持したステータス情報をセレクト信号としてマルチプレクサ回路 300 に供給する。そして、マルチプレクサ回路 300 は、制御装置群 102 の命令に基づいてトリガ信号ソース 104 a ～ 104 d が発生
- 15 したトリガ信号がトリガ制御モジュール 114 a に複数のインターフェースを介して供給された場合に、フリップフロップ回路 304 から供給されたセレクト信号に基づいて、複数のインターフェースのそれぞれが入力する複数のトリガ信号から特定の試験モジュール 118 a に供給するトリガ信号を選択し、試験モジュール 118 a に供給する。
- 20 なお、トリガ制御モジュール 114 b ～ 114 c は、上述したトリガ制御モジュール 114 a と同一の構成及び機能を有する。また、クロック制御モジュール 116 a ～ 116 c は、トリガ信号とクロック信号との違いを除き、上述したトリガ制御モジュール 114 a と同一の構成及び機能を有する。即ち、クロック制御モジュール 116 a ～ 116 c は、マルチプレクサ回路 300、プライオリティエンコーダ 302、フリップフロップ回路 304、フリップフロップ回路 306、及び複数の論理積回路 308 a ～ 308 d と同一の構成及び
- 25 機能を有するマルチプレクサ回路、プライオリティエンコーダ、フリップフロップ回路、フリップフロップ回路、及び複数の論理積回路を有する。



本例によるトリガ制御モジュール114aによれば、被試験デバイス150a～150cの試験開始前に、フリップフロップ回路306及びプライオリティエンコーダ302によってステータス情報を生成させてフリップフロップ回路304にセレクト信号として保持させることによりトリガ制御モジュール1

5 14a～114c及びクロック制御モジュール116a～116cのハードウェア設定を行うことができる。そして、被試験デバイス150a～150cの種類、及び試験モジュール118a～118cに応じたトリガ信号ソース104a～104d及びクロック信号ソース106a～106dを適切に選択させて試験動作を行うことができる。

- 10 図4は、本実施形態に係るトリガ制御モジュール114aの構成の第3の例を示す。本例に係るトリガ制御モジュール114aを有する試験装置100においては、制御装置群102は、サイト制御装置103aによって制御される第1サイトに属する試験モジュール118aにイネーブル信号を生成させ、試験モジュール118aにトリガ信号を供給するトリガ制御モジュール114a
- 15 にイネーブル信号を供給させる。そして、制御装置群102は、サイト制御装置103aの制御に基づいて生成されたトリガ信号をトリガ制御モジュール114aに入力する第1インターフェースからハードウェア設定情報を供給する。そして、制御装置群102は、第1インターフェースからトリガ制御モジュール114aに入力されたトリガ制御信号を、トリガ制御モジュール114aから試験モジュール118aに供給させるべく、トリガ制御モジュール114a
- 20 を設定させる。また、制御装置群102は、サイト制御装置103bによって制御される第2サイトに属する試験モジュール118bにイネーブル信号を生成させ、試験モジュール118bにトリガ制御信号を供給するトリガ制御モジュール114bにイネーブル信号を供給させる。そして、制御装置群102は、
- 25 サイト制御装置103bの制御に基づいて生成されたトリガ信号をトリガ制御モジュール114bに入力する第2インターフェースからハードウェア設定情報を供給する。そして、制御装置群102は、第2インターフェースからトリガ制御モジュール114bに入力されたトリガ制御信号をトリガ制御モジュー

ル 1 1 4 b に供給させるべく、トリガ制御モジュール 1 1 4 b を設定させる。

さらに、サイト制御装置 1 0 3 a は、被試験デバイス 1 5 0 a に試験信号を供給する試験モジュール 1 1 8 a にイネーブル信号を生成させ、試験モジュール 1 1 8 a にトリガ信号を供給するトリガ制御モジュール 1 1 4 a にイネーブル信号を供給させる。そして、サイト制御装置 1 0 3 a は、被試験デバイス 1

5 0 a の試験を制御するためのトリガ信号をトリガ制御モジュール 1 1 4 a に入力する第 1 インターフェースからハードウェア設定情報を供給する。そして、サイト制御装置 1 0 3 a は、第 1 インターフェースからトリガ制御モジュール 1 1 4 a に入力されたトリガ信号を試験モジュール 1 1 8 a に供給させるべく、

トリガ制御モジュール 1 1 4 a を設定させる。また、サイト制御装置 1 0 3 b は、被試験デバイス 1 5 0 b に試験信号を供給する試験モジュール 1 1 8 b にイネーブル信号を生成させ、試験モジュール 1 1 8 b にトリガ信号を供給するトリガ制御モジュール 1 1 4 b にイネーブル信号を供給させる。そして、サイト制御装置 1 0 3 b は、被試験デバイス 1 5 0 b の試験を制御するためのトリ

ガ信号をトリガ制御モジュール 1 1 4 b に入力する第 2 インターフェースからハードウェア設定情報を供給する。そして、サイト制御装置 1 0 3 b は、第 2 インターフェースからトリガ制御モジュール 1 1 4 b に入力されたトリガ信号を試験モジュール 1 1 8 b に供給させるべく、トリガ制御モジュール 1

1 1 4 b を設定させる。

即ち、本例に係るトリガ制御モジュール 1 1 4 a は、マルチプレクサ回路 4 0 0、プライオリティエンコーダ 4 0 2、フリップフロップ回路 4 0 4、フリップフロップ回路 4 0 6、複数の論理積回路 4 0 8 a ～ 4 0 8 d、フリップフロップ回路 4 1 0、及び複数の論理積回路 4 1 2 a ～ 4 1 2 d を有する。そして、本例に係るトリガ制御モジュール 1 1 4 a は、フリップフロップ回路 4 1

0 が保持するステータス情報によりサイト制御装置 1 0 3 a ～ 1 0 3 b の種類に応じた種類のトリガ信号の試験モジュール 1 1 8 a への供給が制御され、フリップフロップ回路 4 0 6 が保持するステータス情報によりさらに被試験デバイス 1 5 0 a ～ 1 5 0 c の種類に応じた種類のトリガ信号の試験モジュール 1

1 1 4 b を設定させる。

即ち、本例に係るトリガ制御モジュール 1 1 4 a は、マルチプレクサ回路 4 0 0、プライオリティエンコーダ 4 0 2、フリップフロップ回路 4 0 4、フリップフロップ回路 4 0 6、複数の論理積回路 4 0 8 a ～ 4 0 8 d、フリップフロップ回路 4 1 0、及び複数の論理積回路 4 1 2 a ～ 4 1 2 d を有する。そして、本例に係るトリガ制御モジュール 1 1 4 a は、フリップフロップ回路 4 1

0 が保持するステータス情報によりサイト制御装置 1 0 3 a ～ 1 0 3 b の種類に応じた種類のトリガ信号の試験モジュール 1 1 8 a への供給が制御され、フリップフロップ回路 4 0 6 が保持するステータス情報によりさらに被試験デバイス 1 5 0 a ～ 1 5 0 c の種類に応じた種類のトリガ信号の試験モジュール 1

1 1 4 b を設定させる。

即ち、本例に係るトリガ制御モジュール 1 1 4 a は、マルチプレクサ回路 4 0 0、プライオリティエンコーダ 4 0 2、フリップフロップ回路 4 0 4、フリップフロップ回路 4 0 6、複数の論理積回路 4 0 8 a ～ 4 0 8 d、フリップフロップ回路 4 1 0、及び複数の論理積回路 4 1 2 a ～ 4 1 2 d を有する。そして、本例に係るトリガ制御モジュール 1 1 4 a は、フリップフロップ回路 4 1

0 が保持するステータス情報によりサイト制御装置 1 0 3 a ～ 1 0 3 b の種類に応じた種類のトリガ信号の試験モジュール 1 1 8 a への供給が制御され、フリップフロップ回路 4 0 6 が保持するステータス情報によりさらに被試験デバイス 1 5 0 a ～ 1 5 0 c の種類に応じた種類のトリガ信号の試験モジュール 1

1 1 4 b を設定させる。

1 8 a への供給が制御され、フリップフロップ回路 4 0 4 が保持するステータス情報によりさらに試験モジュール 1 1 8 a ~ 1 1 8 c に応じたトリガ信号の試験モジュール 1 1 8 a への供給が制御される。

- まず、被試験デバイス 1 5 0 a ~ 1 5 0 c の試験が開始される前におけるトリガ制御モジュール 1 1 4 a のハードウェア設定について説明する。制御装置群 1 0 2 の命令に基づいてトリガ信号ソース 1 0 4 a ~ 1 0 4 d の少なくとも 1 つによって、サイト制御装置 1 0 3 a の種類に応じたステータス信号がトリガ制御モジュール 1 1 4 a に供給されると、フリップフロップ回路 4 1 0 に入力される。また、制御装置群 1 0 2 の命令に基づいて試験モジュール 1 1 8 a によってイネーブル信号がフリップフロップ回路 4 1 0 に供給され、制御装置群 1 0 2 からフリップフロップ回路 4 1 0 に設定要求信号が供給されると、フリップフロップ回路 4 1 0 は、設定要求信号に基づいて、設定要求信号が供給されたときに複数のトリガ信号ソース 1 0 4 a ~ 1 0 4 d から供給されている信号を、サイト制御装置 1 0 3 a の種類に応じたトリガ信号の選択情報であるステータス情報として保持する。

- そして、制御装置群 1 0 2 の命令に基づいてトリガ信号ソース 1 0 4 a ~ 1 0 4 d の少なくとも 1 つによって、被試験デバイス 1 5 0 a の種類に応じたステータス信号がトリガ制御モジュール 1 1 4 a に供給されると、複数の論理積回路 4 1 2 a ~ 4 1 2 d に入力される。また、フリップフロップ回路 4 1 0 は、制御装置群 1 0 2 から供給される設定要求信号に基づいて、保持しているステータス情報を出力して複数の論理積回路 4 1 2 a ~ 4 1 2 d に入力する。複数の論理積回路 4 1 2 a ~ 4 1 2 d のそれぞれは、複数のトリガ信号ソース 1 0 4 a ~ 1 0 4 d から供給されている信号のそれぞれと、フリップフロップ回路 4 0 6 から入力されるステータス情報とを論理積演算し、フリップフロップ回路 4 0 6 に供給する。即ち、論理積回路 4 1 2 a ~ 4 1 2 d は、サイト制御装置 1 0 3 a の種類に応じてトリガ制御モジュール 1 1 4 a に供給される複数のステータス信号と、被試験デバイス 1 5 0 a の種類に応じてトリガ制御モジュール 1 1 4 a に供給される複数のステータス信号とを論理積演算してフリップ

フリップ回路 406 に供給する。

- そして、制御装置群 102 の命令に基づいて試験モジュール 118 a によってイネーブル信号がフリップフリップ回路 406 に供給され、制御装置群 102 からフリップフリップ回路 406 に設定要求信号が供給されると、フリップ
- 5 フリップ回路 406 は、設定要求信号に基づいて、設定要求信号が供給されたときに複数の論理積回路 412 a ～ 412 d から供給されている信号を、サイト制御装置 103 a の種類及び被試験デバイス 150 a の種類に応じたトリガ信号の選択情報であるステータス情報として保持する。

- そして、制御装置群 102 の命令に基づいてトリガ信号ソース 104 a ～ 1
- 10 04 d の少なくとも 1 つによって、試験モジュール 118 a に応じたステータス信号がトリガ制御モジュール 114 a に供給されると、複数の論理積回路 408 a ～ 408 d に入力される。また、フリップフリップ回路 406 は、制御装置群 102 から供給される設定要求信号に基づいて、保持しているステータス情報を出力して複数の論理積回路 408 a ～ 408 d に入力する。複数の論
- 15 理積回路 408 a ～ 408 d のそれぞれは、複数のトリガ信号ソース 104 a ～ 104 d から供給されている信号のそれぞれと、フリップフリップ回路 406 から入力されるステータス情報とを論理積演算し、プライオリティエンコーダ 402 に供給する。即ち、論理積回路 408 a ～ 408 d は、サイト制御装置 103 a の種類に応じてトリガ制御モジュール 114 a に供給される複数の
- 20 ステータス信号と、被試験デバイス 150 a の種類に応じてトリガ制御モジュール 114 a に供給される複数のステータス信号との論理積演算結果と、被試験デバイス 150 a に応じてトリガ制御モジュール 114 a に供給される複数のステータス信号とを論理積演算してプライオリティエンコーダ 402 に供給する。

- 25 そして、プライオリティエンコーダ 402 は、論理積回路 408 a ～ 408 d から供給されたステータス信号の演算結果を取り込み、トリガ信号ソース 104 a ～ 104 d のうちのいずれが、サイト制御装置 103 a の種類に応じたステータス信号、被試験デバイス 150 a の種類に応じたステータス信号、及

び試験モジュール118aに応じたステータス信号を供給しているかを示すステータス情報を算出してフリップフロップ回路404に供給する。そして、制御装置群102の命令に基づいて試験モジュール118aによってイネーブル信号がフリップフロップ回路404に供給され、制御装置群102からフリップフロップ回路404に設定要求信号が供給されると、フリップフロップ回路404は、設定要求信号に基づいて、設定要求信号が供給されたときにプライオリティエンコーダ402から供給されているステータス情報を、マルチプレクサ回路400による制御信号の選択を制御するセレクト信号として保持する。これにより、トリガ制御モジュール114aのハードウェア設定がなされ、入力と出力との接続が決定される。

次に、被試験デバイス150a～150cの試験動作中におけるトリガ制御モジュール114aの動作について説明する。フリップフロップ回路404は、上述のように試験開始前に保持したステータス情報をセレクト信号としてマルチプレクサ回路400に供給する。そして、マルチプレクサ回路400は、制御装置群102の命令に基づいてトリガ信号ソース104a～104dが発生したトリガ信号がトリガ制御モジュール114aに複数のインターフェースを介して供給された場合に、フリップフロップ回路404から供給されたセレクト信号に基づいて、複数のインターフェースのそれぞれが入力する複数のトリガ信号から特定の試験モジュール118aに供給するトリガ信号を選択し、試験モジュール118aに供給する。

なお、トリガ制御モジュール114b～114cは、上述したトリガ制御モジュール114aと同一の構成及び機能を有する。また、クロック制御モジュール116a～116cは、トリガ信号とクロック信号との違いを除き、上述したトリガ制御モジュール114aと同一の構成及び機能を有する。即ち、クロック制御モジュール116a～116cは、マルチプレクサ回路400、プライオリティエンコーダ402、フリップフロップ回路404、フリップフロップ回路406、複数の論理積回路408a～408d、フリップフロップ回路410、及び複数の論理積回路412a～412dと同一の構成及び機能を

有するマルチプレクサ回路、プライオリティエンコーダ、フリップフロップ回路、フリップフロップ回路、複数の論理積回路、フリップフロップ回路、及び複数の論理積回路を有する。

- 本例によるトリガ制御モジュール 114 a によれば、被試験デバイス 150 a ~ 150 c の試験開始前に、フリップフロップ回路 410、フリップフロップ回路 406、及びプライオリティエンコーダ 402 によってステータス情報を生成させてフリップフロップ回路 404 にセレクト信号として保持させることによりトリガ制御モジュール 114 a ~ 114 c 及びクロック制御モジュール 116 a ~ 116 c のハードウェア設定を行うことができる。そして、サイト制御装置 103 a ~ 103 b の種類、被試験デバイス 150 a ~ 150 c の種類、及び試験モジュール 118 a ~ 118 c に応じたトリガ信号ソース 104 a ~ 104 d 及びクロック信号ソース 106 a ~ 106 d を適切に選択させて試験動作を行うことができる。

- 以上のように、本実施形態に係る試験装置 100 によれば、オープンアーキテクチャにより実現された場合であって、試験モジュール 118 a ~ 118 c が任意の位置に搭載された場合にであっても、トリガ制御モジュール 114 a ~ 114 c 及びクロック制御モジュール 116 a ~ 116 c における入力と出力との接続を簡単かつ正確に制御することができる。そのため、従来技術に係る試験装置のように、トリガ制御モジュール 114 a ~ 114 c 及びクロック制御モジュール 116 a ~ 116 c における入力と出力との接続を管理する管理テーブルや、試験モジュール 118 a ~ 118 c の搭載位置に応じた試験プログラムを作成する必要がないので、被試験デバイス 150 a ~ 150 c の試験に要する時間を短縮することができる。

- 以上、実施形態を用いて本発明を説明したが、本発明の技術的範囲は上記実施形態に記載の範囲には限定されない。上記実施形態に、多様な変更又は改良を加えることができる。そのような変更又は改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

## 請求の範囲

1. 被試験デバイスを試験するための異なる種類の試験信号をそれぞれ生成する異なる種類の試験モジュールが選択的に搭載される試験モジュールスロットを複数備える試験装置であって、
  - 5 前記複数の試験モジュールスロットのそれぞれに搭載された前記複数の試験モジュールの動作を制御するための制御信号を、前記複数の試験モジュールにそれぞれ供給する複数の制御モジュールと、
    - 10 前記複数の試験モジュールのうちの特定の試験モジュールに、前記特定の試験モジュールに応じた前記制御信号を与えるべく、前記制御モジュールに予め設定すべきハードウェア設定情報を供給する設定情報供給手段と、
      - 前記特定の試験モジュールにイネーブル信号を生成させ、前記特定の試験モジュールに前記制御信号を供給する前記制御モジュールに前記イネーブル信号を供給させるイネーブル信号制御手段と、
        - 15 前記ハードウェア設定情報に基づいて、前記特定の試験モジュールから前記イネーブル信号を受け取った前記制御モジュールを、前記特定の試験モジュールに応じた前記制御信号を前記特定の試験モジュールに供給させるべく設定させる設定手段と  
を備える試験装置。
          - 20 2. 前記制御モジュールは、複数の異なる種類の前記制御信号のそれぞれを入力する複数のインターフェースを有し、
            - 前記設定情報供給手段は、前記複数の制御信号のうち特定の制御信号を選択し、前記複数のインターフェースのうち前記特定の制御信号を前記制御モジュールに入力する特定のインターフェースを介して、前記制御モジュールに  
25 前記ハードウェア設定情報を供給し、
              - 前記設定手段は、前記特定のインターフェースから前記制御モジュールに入力された前記制御信号を前記特定の試験モジュールに供給させるべく、前記制御モジュールを設定させる請求項 1 に記載の試験装置。

3. 前記制御モジュールは、

前記複数のインターフェースのそれぞれが入力する前記複数の制御信号から前記特定の試験モジュールに供給する前記制御信号を選択するマルチプレкса回路と、

- 5 前記特定の試験モジュールから前記イネーブル信号を受け取っている場合に、前記設定手段から供給される設定要求信号に基づいて、前記特定のインターフェースから前記ハードウェア設定情報が入力されていることを示す情報を、前記マルチプレкса回路による前記制御信号の選択を制御するセレクト信号として保持するフリップフロップ回路と

- 10 をさらに有する請求項 2 に記載の試験装置。

4. 前記制御信号は、前記試験モジュールの動作を制御するトリガ信号であり、

前記マルチプレкса回路は、前記複数のインターフェースがそれぞれ入力する複数の種類の異なる前記トリガ信号から前記特定の試験モジュールに供給すべきトリガ信号を選択して供給する請求項 3 に記載の試験装置。

15

5. 前記制御信号は、前記試験モジュールの動作を制御するクロック信号であり、

前記マルチプレкса回路は、前記複数のインターフェースがそれぞれ入力する複数の種類の異なる前記クロック信号から前記特定の試験モジュールに供給すべきクロック信号を選択して供給する請求項 3 に記載の試験装置。

20

6. 前記制御モジュールは、

前記複数のインターフェースのそれぞれが前記制御信号として入力する、前記試験モジュールの動作を制御する複数の異なる種類のトリガ信号から前記特定の試験モジュールに供給するトリガ信号を選択する第 1 マルチプレкса回路と、

25

前記特定の試験モジュールから前記イネーブル信号を受け取っている場合に、前記設定手段から供給される設定要求信号に基づいて、前記特定のインターフェースから前記ハードウェア設定情報が入力されていることを示す情報を、前



記第 1 マルチプレクサ回路による前記トリガ信号の選択を制御するセレクト信号として保持する第 1 フリップフロップ回路と、

前記複数のインターフェースのそれぞれが前記制御信号として入力する、前記試験モジュールの動作を制御する複数の異なる種類のクロック信号から前記

- 5 特定の試験モジュールに供給するクロック信号を選択する第 2 マルチプレクサ回路と、

前記特定の試験モジュールから前記イネーブル信号を受け取っている場合に、前記設定手段から供給される設定要求信号に基づいて、前記特定のインターフェースから前記ハードウェア設定情報が入力されていることを示す情報を、前

- 10 記第 2 マルチプレクサ回路による前記クロック信号の選択を制御するセレクト信号として保持する第 2 フリップフロップ回路と

をさらに有する請求項 2 に記載の試験装置。

7. 前記複数の試験モジュールのうちの第 1 試験モジュールの動作を制御する第 1 サイト制御装置と、

- 15 前記複数の試験モジュールのうちの第 2 試験モジュールの動作を制御する第 2 サイト制御装置と

をさらに備え、

前記イネーブル信号制御手段は、前記第 1 試験モジュールに前記イネーブル信号を生成させ、前記第 1 試験モジュールに前記制御信号を供給する前記複数の  
20 の制御モジュールのうちの第 1 制御モジュールに前記イネーブル信号を供給させ、

前記設定情報供給手段は、前記第 1 サイト制御装置の制御に基づいて生成された前記制御信号を前記第 1 制御モジュールに入力する第 1 インターフェースから前記ハードウェア設定情報を供給し、

- 25 前記設定手段は、前記第 1 インターフェースから前記第 1 制御モジュールに入力された前記制御信号を、前記第 1 制御モジュールから前記第 1 試験モジュールに供給させるべく、前記第 1 制御モジュールを設定させ、また、

前記イネーブル信号制御手段は、前記第 2 試験モジュールに前記イネーブル

信号を生成させ、前記第 2 試験モジュールに前記制御信号を供給する前記複数の制御モジュールのうちの第 2 制御モジュールに前記イネーブル信号を供給させ、

- 5 前記設定情報供給手段は、前記第 2 サイト制御装置の制御に基づいて生成された前記制御信号を前記第 2 制御モジュールに入力する第 2 インターフェースから前記ハードウェア設定情報を供給し、

前記設定手段は、前記第 2 インターフェースから前記第 2 制御モジュールに入力された前記制御信号を前記第 2 試験モジュールに供給させるべく、前記第 2 制御モジュールを設定させる請求項 2 に記載の試験装置。

- 10 8. 当該試験装置は、複数の前記被試験デバイスを同時に試験し、

前記イネーブル信号制御手段は、前記複数の被試験デバイスのうちの第 1 被試験デバイスに試験信号を供給する、前記複数の試験モジュールのうちの第 1 試験モジュールに前記イネーブル信号を生成させ、前記第 1 試験モジュールに前記制御信号を供給する前記複数の制御モジュールのうちの第 1 制御モジュールに前記イネーブル信号を供給させ、

前記設定情報供給手段は、前記第 1 被試験デバイスの試験を制御するための前記制御信号を前記第 1 制御モジュールに入力する第 1 インターフェースから前記ハードウェア設定情報を供給し、

- 20 前記設定手段は、前記第 1 インターフェースから前記第 1 制御モジュールに入力された前記制御信号を前記第 1 試験モジュールに供給させるべく、前記第 1 制御モジュールを設定させ、また、

- 25 前記イネーブル信号制御手段は、前記複数の被試験デバイスのうちの第 2 被試験デバイスに試験信号を供給する、前記複数の試験モジュールのうちの第 2 試験モジュールに前記イネーブル信号を生成させ、前記第 2 試験モジュールに前記制御信号を供給する前記複数の制御モジュールのうちの第 2 制御モジュールに前記イネーブル信号を供給させ、

前記設定情報供給手段は、前記第 2 被試験デバイスの試験を制御するための前記制御信号を前記第 2 制御モジュールに入力する第 2 インターフェースから

前記ハードウェア設定情報を供給し、

前記設定手段は、前記第 2 インターフェースから前記第 2 制御モジュールに入力された前記制御信号を前記第 2 試験モジュールに供給させるべく、前記第 2 制御モジュールを設定させる請求項 2 に記載の試験装置。

- 5    9.    前記複数の試験モジュールは、前記被試験デバイスのアナログ試験を行うアナログ測定モジュールであり、

前記複数の制御モジュールは、前記複数のアナログ測定モジュールの動作を制御するための制御信号を、前記複数のアナログ測定モジュールにそれぞれ供給する請求項 1 に記載の試験装置。

10

## 要約書

- 異なる種類の試験モジュールが選択的に搭載される試験モジュールスロットを複数備える試験装置であって、複数の試験モジュールの動作を制御するための
- 5    制御信号を、複数の試験モジュールにそれぞれ供給する複数の制御モジュールと、複数の試験モジュールのうちの特定の試験モジュールに、特定の試験モジュールに応じた制御信号を与えるべく、制御モジュールにハードウェア設定情報を供給する設定情報供給手段と、特定の試験モジュールにイネーブル信号を生成させ、制御モジュールに供給させるイネーブル信号制御手段と、特定の
- 10   試験モジュールからイネーブル信号を受け取った制御モジュールを、特定の試験モジュールに応じた制御信号を特定の試験モジュールに供給させるべく設定させる設定手段とを備える。